

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-095139

(43)Date of publication of application : 06.04.2001

(51)Int.Cl.

H02H 3/087

G05F 1/10

H02H 7/00

(21)Application number : 11-269446

(71)Applicant : YAZAKI CORP
TOYOTA MOTOR CORP

(22)Date of filing : 22.09.1999

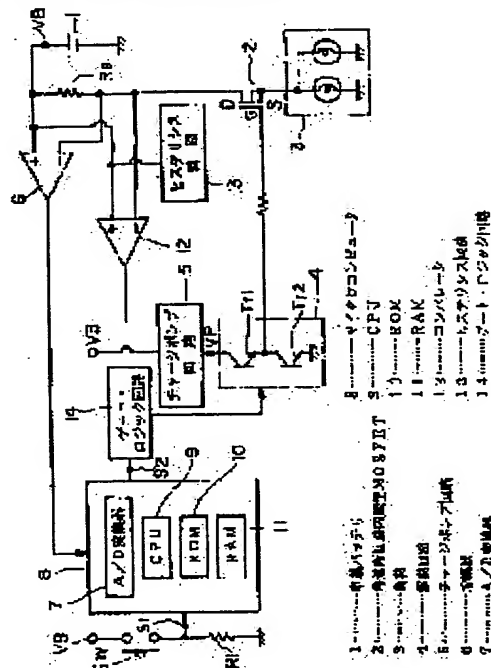
(72)Inventor : BABA AKIRA
SUGIYAMA KAZUTO
MINE YOSHIHIKO

(54) METHOD AND APPARATUS FOR CIRCUIT CUT-OFF ON OVERCURRENT

(57)Abstract:

PROBLEM TO BE SOLVED: To decide the existence of an overcurrent caused by a load side short circuit satisfactorily and cut off the overcurrent by the overheat cut-off function of a MOS-FET with a built-in heat cut-off circuit itself even if a power loss in the control of the MOS-FET is large.

SOLUTION: A 1st set value is set at a value higher than a rated value and at a maximum current value to be supplied to a load and a 2nd set value is set between the 1st set value and the rated load current value of the load. Lamp load current values are sampled at predetermined time intervals. The sampled current values are compared with the 2nd set value. If a current higher than the 1st set value is applied to the lamp load, the current applied to the lamp load is controlled within a predetermined value range which is not lower than the 2nd set value with the 1st set value as a reference. Further, if the counted number of times when the sampled current value is higher than the 2nd set value reaches a predetermined number, the current applied to the load is decided to be an overcurrent and a semiconductor relay is turned off and the current applied to the load is cut off.



LEGAL STATUS

[Date of request for examination]

24.04.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]	3567107
[Date of registration]	18.06.2004
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-95139

(P2001-95139A)

(43) 公開日 平成13年4月6日 (2001.4.6)

(51) Int.Cl. ⁷	識別記号	FI	ターミナル (参考)
H02H 3/087		H02H 3/087	5G004
G05F 1/10	304	G05F 1/10	304M 5G053
H02H 7/00		H02H 7/00	B 5H410

審査請求 未請求 請求項の数6 OL (全8頁)

(21) 出願番号 特願平11-269446

(22) 出願日 平成11年9月22日 (1999.9.22)

(71) 出願人 000006895

矢崎総業株式会社

東京都港区三田1丁目4番28号

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市トヨタ町1番地

(72) 発明者 馬場 晃

静岡県湖西市鷺津2464-48 矢崎部品株式会社内

(74) 代理人 100075959

弁理士 小林 保 (外1名)

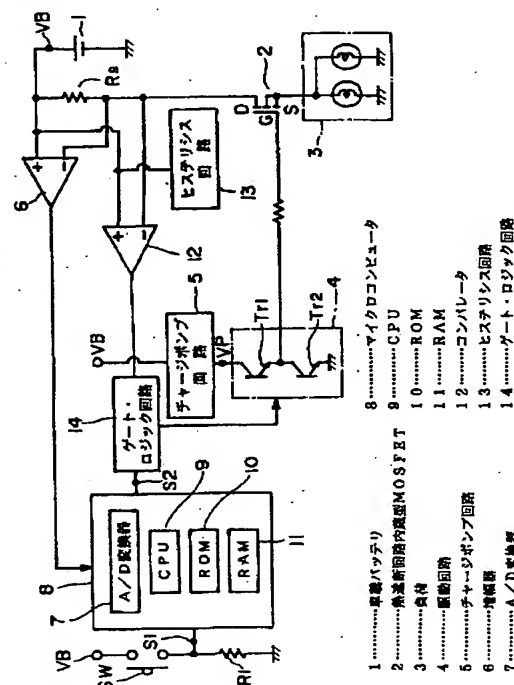
最終頁に続く

(54) 【発明の名称】 過電流時の回路遮断方法、及び過電流時の回路遮断装置

(57) 【要約】 (修正有)

【課題】 負荷側ショートによる過電流に対して十分な過電流判断を行い、熱遮断回路内蔵型MOSFET制御時のパワーロスが大きくても該MOSFET自体による過熱遮断機能で過電流判断を行う。

【解決手段】 定格時よりも高く負荷に最大供給する電流値に設定する第1設定値と、第1設定値と負荷の定格電流値の間に設定する第2設定値を設け、所定時間間隔でランプ負荷電流値をサンプリングし、サンプリング電流値と第2設定値と比較し、ランプ負荷に第1設定値よりも高い電流が流れたときは、ランプ負荷に流れる電流が第1設定値を基準に第2設定値より下回らない所定電流値幅でランプ負荷に流れる電流を制御すると共にサンプリングした電流値が第2設定値よりも高い電流値として予め設定した回数計数したときに過電流であると判定し、半導体リレーを遮断して負荷に電流を遮断する。



【特許請求の範囲】

【請求項 1】 半導体リレーを用いマイクロコンピュータでオン・オフ制御して負荷に電源を供給する半導体リレーシステムにおいて、前記負荷に定格時に流れる電流値よりも高い電流値で該負荷に最大供給する電流値に設定する第 1 の設定値と、該第 1 の設定値と該負荷の定格電流値の間の電流値に設定する第 2 の設定値を設け、所定時間間隔でランプ負荷に流れる電流値をサンプリングし、該サンプリングした電流値と前記第 2 の設定値と比較し、ランプ負荷に前記第 1 の設定値よりも高い電流が流れたときは、ランプ負荷に流れる電流が該第 1 の設定値を基準に前記第 2 の設定値より下回らない所定電流値幅でランプ負荷に流れる電流を制御すると共に前記サンプリングした電流値が前記第 2 の設定値よりも高い電流値として予め設定した回数計数したときに過電流であると判定し、前記半導体リレーを遮断して負荷に電流が供給されないようにしたことを特徴とする過電流時の回路遮断方法。

【請求項 2】 上記第 2 の設定値は、定格負荷電流の数倍の電流値である請求項 1 に記載の過電流時の回路遮断方法。

【請求項 3】 半導体リレーを用いマイクロコンピュータでオン・オフ制御して負荷に電源を供給する半導体リレーシステムにおいて、前記半導体リレーのドレン側に電流検出用抵抗を接続して負荷に流れる最大電流値を設定する第 1 の設定手段と、

前記第 1 の設定手段によって設定される電流値より低い電流値で、負荷に定常状態で供給される定格電流よりも高い電流値を設定する第 2 の設定手段と、

前記電流検出用抵抗の両端の電圧から電流を検出する負荷電流検出手段と、前記電流検出用抵抗の両端の電圧を比較するコンパレータを設け、該コンパレータからの出力に基づいて、前記負荷電流検出手段によって検出した負荷電流が前記第 1 の設定手段によって設定された電流値を超えたときに前記半導体リレーのゲート電圧を制御するゲート・ロジック回路と、前記コンパレータからの出力に基づいて前記第 1 の設定手段で設定された電流値が予め設定した電流値に下がったときに前記ゲート・ロジック回路から出力される前記半導体リレーのゲート電圧を昇圧して前記負荷に供給する電流に所定幅でヒステリシスを設けるヒステリシス手段と、からなる過電流時の回路遮断装置。

【請求項 4】 上記半導体リレーは、熱遮断回路内蔵型 MOSFET である請求項 3 に記載の過電流時の回路遮断装置。

【請求項 5】 上記第 2 の設定手段によって設定される第 2 の設定値は、定格負荷電流の数倍の電流値である請求項 3 又は 4 に記載の過電流時の回路遮断装置。

【請求項 6】 上記第 2 の設定値は、上記マイクロコンピュータに設定したものである請求項 3、4 又は 5 に記

載の過電流時の回路遮断装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体リレーを用いた半導体リレーシステムに係り、特に負荷側にショート等による過電流が流れたときに、マイクロコンピュータによって確実に過電流検出を行って負荷への電流供給を遮断する過電流時の回路遮断方法及び過電流時の回路遮断装置に関する。

【0002】

【従来の技術】一般に、車両において、車載バッテリーからの電源はパワー MOSFET 及び絶縁被膜により被われた電源線を介して車両の各部に配されている負荷に供給されている。この電源線は、常時振動しているエンジンルーム内等において車体に沿って配索されるが、このとき、車体の角部に接近して位置されていると、例えば、振動により角部と断続的な接触を繰り返すようになり、これが長期間続き電源線の被覆が車体の角部により徐々に削られて内部導線が微少ではあるが露出するようになった場合において、この電源線の露出部が車体と接触することに伴って、電源線にデッドショートやレアショートが起り、過電流が流れることになる。近年では、自動車用半導体リレーとして、パワー MOSFET や IPS (Intelligent Power Switch) が使用されてきている。このような半導体リレー、IPS においてはデバイスの発熱を防ぐために、従来から図 6 に示す如くいろいろなカレントリミッタ方式が採られている。例えば、ランプスイッチ投入時にランプ負荷に大きな電流が流れる突入電流だけを考えた場合は、過電流設定値でパワー MOSFET を完全オフする PWM 方式が最適であるが、図 7 に示す如く、ランプ負荷に通電中（定常電流供給中）に、何等かの原因（例えば、地絡）で過電流が流れた場合には、ランプ負荷に流れる電流をゼロまで落としてしまう。このため、マイクロコンピュータを用い所定間隔で電流値をサンプリングして電流モニター値を読み、過電流状態か否かをソフト的に判断することは、図 7 の t2 のタイミングのようにサンプリング値がランプ負荷に流れる電流がゼロのときに当たってしまうことがありできなかった。

【0003】また、ソフト的過電流判定値に達しない電流が継続的にランプ負荷に流れているような噛み込み短絡があったとき、図 7 の A の場合ソフト的にも過電流を判定できないのでデバイスに熱的ストレスを与えた（通常の FET の場合）。また、図 7 の B の噛み込み短絡の場合、ソフト的な判定ができない時もデバイスに長時間熱的ストレスを与え、熱遮断回路内蔵型 MOSFET であっても寿命の更なる増大を図ることが困難となっている。

【0004】

【発明が解決しようとする課題】このような従来の IP

Sを内蔵した過熱遮断機能や過電流保護機能は、自己保護のための機能に過ぎず、自動車に配索されるワイヤーハーネスや回路の保護は考慮されていない。このため、従来の半導体リレー、IPSにおいてはデバイスの発熱を防ぐために、過熱遮断を行うことはできるが、過電流時に無理無く回路を遮断することができないという問題を有している。

【0005】本発明の目的は、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、熱遮断回路内蔵型MOSFETを用いる場合に制御時のパワロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができるようにしようということにある。

【0006】

【課題を解決するための手段】上記の目的を達成するために、請求項1に記載の過電流時の回路遮断方法は、半導体リレーを用いマイクロコンピュータでオン・オフ制御して負荷に電源を供給する半導体リレーシステムにおいて、負荷に定格時に流れる電流値よりも高い電流値で負荷に最大供給する電流値に設定する第1の設定値と、この第1の設定値と負荷の定格電流値の間の電流値に設定する第2の設定値を設け、所定時間間隔でランプ負荷に流れる電流値をサンプリングし、このサンプリングした電流値と第2の設定値と比較し、ランプ負荷に第1の設定値よりも高い電流が流れたときは、ランプ負荷に流れる電流が第1の設定値を基準に第2の設定値より下回らない所定電流値幅でランプ負荷に流れる電流を制御すると共にサンプリングした電流値が第2の設定値よりも高い電流値として予め設定した回数計数したときに過電流であると判定し、半導体リレーを遮断して負荷に電流が供給されないようにしたものである。このように構成することにより、請求項1に記載の発明によると、負荷側のショートによる過電流に対して十分な過電流判断を行うことができる。

【0007】上記の目的を達成するために、請求項2に記載の過電流時の回路遮断方法は、第2の設定値を、定格負荷電流の数倍の電流値に設定したものである。このように構成することにより、請求項2に記載の発明によると、負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。

【0008】上記の目的を達成するために、請求項3に記載の過電流時の回路遮断装置は、半導体リレーを用いマイクロコンピュータでオン・オフ制御して負荷に電源を供給する半導体リレーシステムにおいて、半導体リレーに電流検出用抵抗を接続して負荷に流れる最大電流値を設定する第1の設定手段と、第1の設定手段によって設定される電流値より低い電流値で、負荷に定常状態で供給される定格電流よりも高い電流値を設定する第2の設定手段と、半導体リレーに電流検出用抵抗を接続し、この電流検出用抵抗の両端の電圧から電流を検出する負

荷電流検出手段と、電流検出用抵抗の両端の電圧をある基準値と比較するコンパレータを設け、このコンパレータからの出力に基づいて、負荷電流検出手段によって検出した負荷電流が第1の設定手段によって設定された電流値を超えたときに半導体リレーのゲート電圧を制御するゲート・ロジック回路と、コンパレータからの出力に基づいて第1の設定手段で設定された電流値が予め設定した電流値に下がったときにゲート・ロジック回路から出力される半導体リレーのゲート電圧を昇圧して負荷に供給する電流に所定幅でヒステリシスを設けるヒステリシス手段とによって構成したものである。このように構成することにより、請求項3に記載の発明によると、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、熱遮断回路内蔵型MOSFETを用いる場合に制御時のパワロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0009】上記の目的を達成するために、請求項4に記載の過電流時の回路遮断装置は、半導体リレーを、熱遮断回路内蔵型MOSFETで構成したものである。このように構成することにより、請求項4に記載の発明によると、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、制御時のパワロスが大きくても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0010】上記の目的を達成するために、請求項5に記載の過電流時の回路遮断装置は、第2の設定手段によって設定される第2の設定値を、定格負荷電流の数倍の電流値に設定したものである。このように構成することにより、請求項5に記載の発明によると、負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。

【0011】上記の目的を達成するために、請求項6に記載の過電流時の回路遮断装置は、第2の設定値を、マイクロコンピュータでソフト的に設定したものである。このように構成することにより、請求項6に記載の発明によると、負荷側にショートによる過電流が流れたときにマイクロコンピュータのソフトで確実に過電流の検出を行うことができる。

【0012】

【発明の実施の形態】以下、本発明に係る実施の形態について説明する。図1には、本発明に係る過電流時の回路遮断方法、及び過電流時の回路遮断装置の一実施の形態が示されている。

【0013】図において、車載バッテリー1からの電源電圧VBは、負荷に供給される電流を検出する電流検出用抵抗（シヤント抵抗）Rsと、半導体スイッチ素子としての熱遮断回路内蔵型MOSFET2のドレインソースS間とを介してストップランプやヘッドライト等々の負荷3に供給される。この熱遮断回路内蔵型MOSF

ET2は、例えば、ロジックレベル（4V以上）駆動型パワーMOSFETで、熱遮断回路を内蔵しており、過熱状態のパワーMOSFET保護が可能となっており、過熱遮断方式はラッチ型で、過熱遮断回路動作後は、ゲート電圧0バイアスで復帰するものである。

【0014】駆動回路4は、チャージポンプ回路5により電源電圧VBを昇圧したチャージポンプ出力電圧VPがコレクタに接続されるNPN型スイッチング（SW）トランジスタTr1と、該SWトランジスタTr1のエミッタにコレクタが接続されたNPN型スイッチング（SW）トランジスタTr2とを有しており、SWトランジスタTr1のエミッタとSWトランジスタTr2のコレクタとの接点が熱遮断回路内蔵型MOSFET2のゲートGに接続されている。

【0015】そして、駆動回路4は、SWトランジスタTr1をオンさせると共にSWトランジスタTr2をオフさせることにより、チャージポンプ出力電圧VPを熱遮断回路内蔵型MOSFET2のゲートGに印加して、熱遮断回路内蔵型MOSFET2をオンさせる。また、SWトランジスタTr1をオフさせると共にSWトランジスタTr2をオンさせることにより、熱遮断回路内蔵型MOSFET2のゲートGに対するチャージポンプ出力電圧VPの印加を停止して、熱遮断回路内蔵型MOSFET2をオフさせる。

【0016】また、車載バッテリー1と熱遮断回路内蔵型MOSFET2との間に設けられたシャント抵抗Rsは、車載バッテリー1と負荷3との間の電源線に流れる電流ILを電圧に変換するための低抵抗で、この両端電圧を検出することにより電源線に流れる電流ILの検出を行っている。このシャント抵抗Rsの両端は、増幅器6の（+）入力端子と（-）入力端子に接続されており、この増幅器6は、電流検出手段として働き、シャント抵抗Rsの両端電圧に応じた電圧を出力することにより電流ILを検出している。そして、このシャント抵抗Rsは、例えば、数十mΩの抵抗を用い、ハード的な過電流判定値（第1の設定値）、例えば、数十Aを決定するものである。

【0017】増幅器6の出力は、A/D変換器7によりデジタル変換された後、マイクロコンピュータ（マイコン）8に供給される。このマイコン8には、一端が抵抗R1を介してアースと接続され、他端が電源電圧VBに接続されている外付けのスイッチSWの一端が接続され、スイッチSWがオン操作されるとHレベルのオン操作信号S1が供給される。このマイコン8は、A/D変換器7が内蔵されており、予め設定されている制御プログラムに従って動作するCPU9と、このCPU9の制御プログラムを予め格納しているROM10と、CPU9の演算実行時に必要なデータを一時的に保存するRAM11とによって構成されており、マイコン8にスイッチSWのオン操作によってHレベルのオン操作信号S1

が入力されると、ゲート・ロジック回路14に対して駆動指示信号S2を出力する機能を有している。

【0018】一方、シャント抵抗Rsの両端には、コンパレータ12が接続されており、このコンパレータ12の出力端子に、ゲート・ロジック回路14が接続されている。そして、このゲート・ロジック回路14は、駆動回路4に接続されている。また、コンパレータ12の

（+）入力端子には、ヒステリシス回路13が接続されている。コンパレータ12は、シャント抵抗Rsの両端の電圧に応じてヒステリシス回路13によって所定電圧値のヒステリシスを持たせてゲート・ロジック回路14に所定電圧を出力する。コンパレータ12は、ゲート・ロジック回路14に駆動回路4から熱遮断回路内蔵型MOSFET2のゲートGに印加しているゲート電圧をオフする出力を行う。これによってシャント抵抗Rsに流れる電流は低下する。ヒステリシス回路13は、シャント抵抗Rsに流れる電流が当初流れた電流から所定量のヒステリシスをもって再度ゲート・ロジック回路14に駆動回路4から熱遮断回路内蔵型MOSFET2のゲートGにゲート電圧を印加するようにコンパレータ12からオン信号を出力させる。この電流制御は、マイコン8からゲート・ロジック回路14に対して出力される駆動指示信号S2がオフになるまで続く。このようにヒステリシス回路13は、実質的にコンパレータ12のオン・オフの閾値を決定している。

【0019】このように構成される過電流時の回路遮断装置の動作について説明する。まず、電源投入時は、図2に示す如く、マイコン8からゲート・ロジック回路14に電圧Vinが印加されると、この電圧は、ゲート・ロジック回路14を介して駆動回路4を通して熱遮断回路内蔵型MOSFET2のゲートGに印加される。すると、熱遮断回路内蔵型MOSFET2のゲートG—ソースS間の電圧VGSは、図2に示す如く徐々に昇圧していく。図中aは、Vinがオン後、熱遮断回路内蔵型MOSFET2がVGS(th)が第2の設定電圧に達するまでの期間で、bは、活性領域から飽和領域に移る期間で、熱遮断回路内蔵型MOSFET2は完全にオン状態になる。また、図中cは、VGS(th)より負荷に流れる電流ID（図1のIL）が流れ始める期間で、d1は、電流IDがコンパレータ12のoffsetスレッシュホールドを通過することによってVinがオフとなる期間、d2は、熱遮断回路内蔵型MOSFET2のゲートG—ソースS間電圧VGSが低下しピーク電流を維持するためのゲートG—ソースS間電圧VGSまで低下したところで負荷に流れる電流IDが下降に転じる期間である。さらに、図中eは、負荷に流れる電流IDがonスレッシュホールドを通過後、Vinがオンとなる期間、fは、offsetスレッシュホールドを通過後、Vinがオフとなり、ゲートG—ソースS間電圧VGSが下降に転じる期間で、gは、ピーク電流を維持するためのゲートG—ソースS

間電圧VGS(on)まで低下したところで負荷に流れる電流IDが下降する期間を示している。

【0020】また、マイコン8は、常時所定時間毎に、A/D変換器7によりデジタル変換された増幅器6の出力をサンプリングし、このサンプリングした負荷に流れる電流ILが第2の設定値(所定電流値)を越えているか比較し、この負荷に流れる電流ILが第2の設定値を越えた状態を連続して設定回数(例えば、数回)カウントしたときに過電流を検出する。この過電流を検出すると、マイコン8は、ゲート・ロジック回路14への駆動指示信号S2の出力を停止する。このマイコン8からのゲート・ロジック回路14への駆動指示信号S2がオフすると、熱遮断回路内蔵型MOSFET2のゲートGへのチャージポンプ出力電圧VPの印加を停止するようになっている。

【0021】実際の地絡時における定電流制御波形が図3に示されている。また、図4には、定電流制御における熱遮断回路内蔵型MOSFET2の過熱遮断時間が示されている。図中、△は遮断温度200℃の熱遮断回路内蔵型MOSFETを、□は165℃の遮断温度の熱遮断回路内蔵型MOSFETの定電流制御における過熱遮断時間が示されている。図4で、常温において、30〜70msecで過熱遮断が入るのが分かる。この特性図は、故意に遮断温度200℃の熱遮断回路内蔵型MOSFETと遮断温度165℃の熱遮断回路内蔵型MOSFETを発熱させて、負荷側への電流をカットすることによって求めたもので、この負荷側への電流をカットによってワイヤーハーネスの温度上昇を抑えることに貢献していることが分かる。

【0022】また、図5には、実際に熱遮断回路内蔵型MOSFETを使用した時の定電流制御について、電流モニターと共にその状態が示されている。図5において、ハード的な過電流判定値は、数十Aであり、地絡の場合は約数十μsecの周期で電流制限を行っている。また、ソフト的な過電流判定値を定格負荷(21W×2灯のランプ)電流の倍に設定し、コンパレータ12のヒステリシスを設定してある。このようにソフト的な過電流判定値を定格負荷電流の倍に設定した場合、コンパレータ12のヒステリシスを設定すると、電流の落ち込みは下限値になるので、マイコン8で電流モニター(電流値のサンプリング)を行う(マイコン8で設定している過電流判定値と比較する)ことによって過電流状態を読み込むことができる。この場合のマイコン8でのデータサンプリングは、例えば、数msecの数回読み込みで過電流状態とみなす。

【0023】チャタリングショートの場合、ショート状態で負荷がオフからオンに変わったときは、負荷オン後、所定時間経過後から電流検出を行う。この電流検出中、1秒間に数十回以上過電流を検出した場合は、過電流として判定して、マイコン8は、ゲート・ロジック回

路14への駆動指示信号S2の出力を停止する。

【0024】なお、何等かの事態で過電流状態の検出を、もし、マイコン8で認識できなくなった場合は、熱遮断回路内蔵型MOSFET2自体が有している過熱遮断機能の働きによって、過熱遮断を行うので、負荷側のハーネスの温度上昇を抑えることができる。このように本実施の形態は、負荷側のショートによる過電流に対し、負荷側への供給電流について定電流制御(第1の設定値)を行うことによって電流値をマイクロコンピュータでの過電流判定値(第2の設定値)以下に落とすことなく、十分な過電流判断(第2の設定値と検出電流値の比較)を可能にし、制御時のパワーロスが大きい場合は、熱遮断回路内蔵型MOSFETの過熱遮断機能によってFET自体をオフさせ、負荷側に電流を流さないようにしている。

【0025】

【発明の効果】本発明は、以上説明したように構成されているので、以下に記載されるような効果を奏する。

【0026】請求項1に記載の発明によれば、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、制御時のパワーロスが大きい場合も熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0027】請求項2に記載の発明によれば、負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。

【0028】請求項3に記載の発明によれば、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、熱遮断回路内蔵型MOSFETを用いる場合に制御時のパワーロスが大きいても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0029】請求項4に記載の発明によれば、負荷側のショートによる過電流に対して十分な過電流判断を行うことができ、制御時のパワーロスが大きいても熱遮断回路内蔵型MOSFET自体による過熱遮断機能を発揮して過電流判断を行うことができる。

【0030】請求項5に記載の発明によれば、負荷側にショートによる過電流が流れたときに確実に過電流の検出を行うことができる。

【0031】請求項6に記載の発明によれば、負荷側にショートによる過電流が流れたときにマイクロコンピュータのソフトで確実に過電流の検出を行うことができる。

【図面の簡単な説明】

【図1】本発明に係る過電流時の回路遮断方法及び過電流時の回路遮断装置の一実施の形態を示す回路図である。




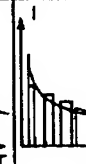
1 車載バッテリー

2	熱遮断回路内蔵型 MOS F E
T	
3	負荷
4	駆動回路
5	チャージポンプ回路
6	増幅器
7	A / D 変換器
8	マイクロコンピュータ
9	C P U
1 0	R O M
1 1	R A M
1 2	コンパレータ
1 3	ヒステリシス回路
1 4	ゲート・ロジック回路

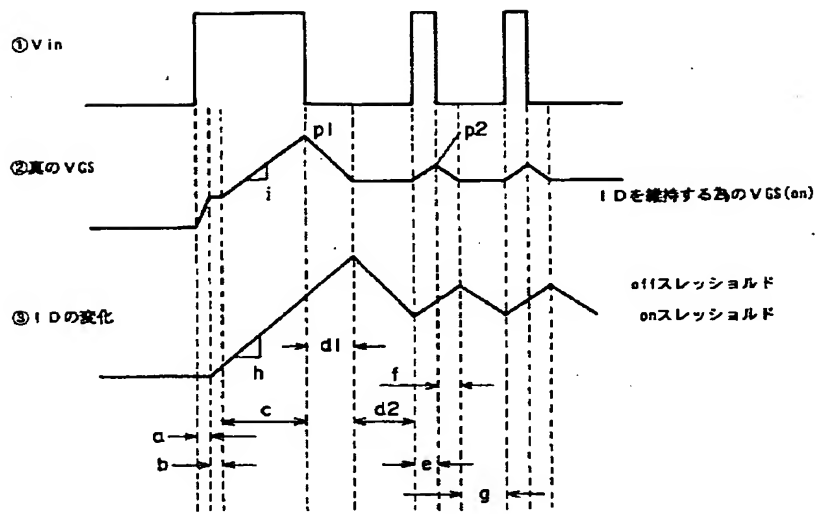
Figure 1 is a block diagram of a microcomputer system for a thermal protection device. The system includes a microcomputer (8) which contains an A/D converter (7), a CPU (9), ROM (10), and RAM (11). The microcomputer is connected to a gate logic circuit (14), a charge pump circuit (5), a hysteresis circuit (13), and a comparator (12). The system also includes a battery (1), a MOSFET (2), a load (3), a driver circuit (4), and an amplifier (6). Various control lines (VB, SI, S2, VP, Tr1, Tr2, D, G, S) and resistors (Rs, R1) are shown.

Legend:

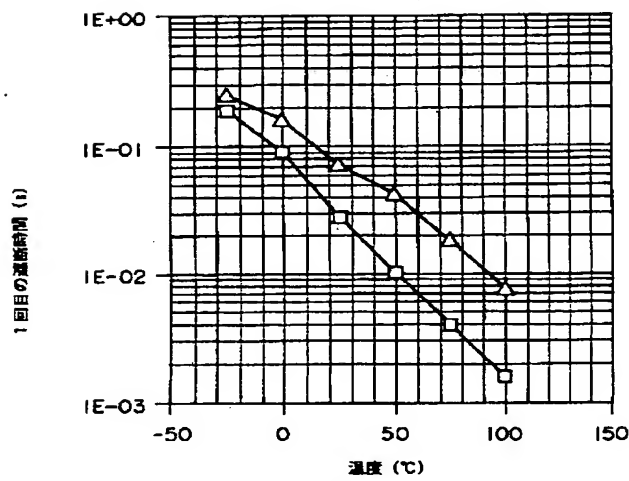
- 1.....車載バッテリー (Car battery)
- 2.....熱遮断回路内蔵型MOSFET (MOSFET with built-in thermal protection circuit)
- 3.....負荷 (Load)
- 4.....駆動回路 (Driver circuit)
- 5.....チャージポンプ回路 (Charge pump circuit)
- 6.....増幅器 (Amplifier)
- 7.....A/D変換器 (A/D converter)
- 8.....マイクロコンピュータ (Microcomputer)
- 9.....CPU
- 10.....ROM
- 11.....RAM
- 12.....コンパレータ (Comparator)
- 13.....ヒステリシス回路 (Hysteresis circuit)
- 14.....ゲート・ロジック回路 (Gate logic circuit)

方式	定電流	シャット ダウン	パルス幅 一定	PWM
方法	一定電流	出力をOFF	ON/OFF 時間一定	ON/OFF コントロール
ランプ 駆動出力 電流電圧				
ランプ 駆動能力	○	×	×	○
負荷短絡 強度	×	○	○	○

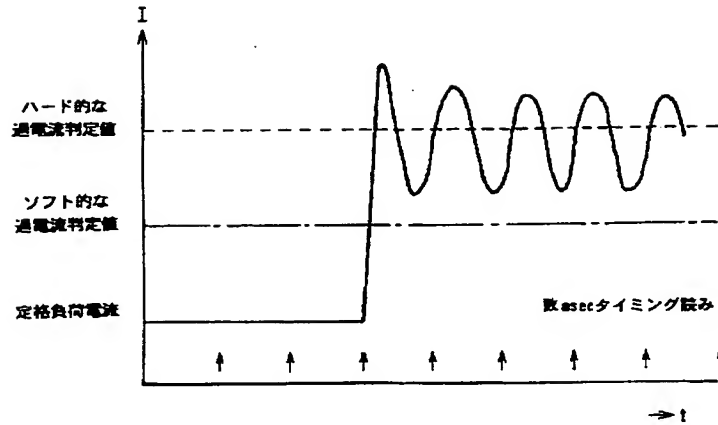
【図2】



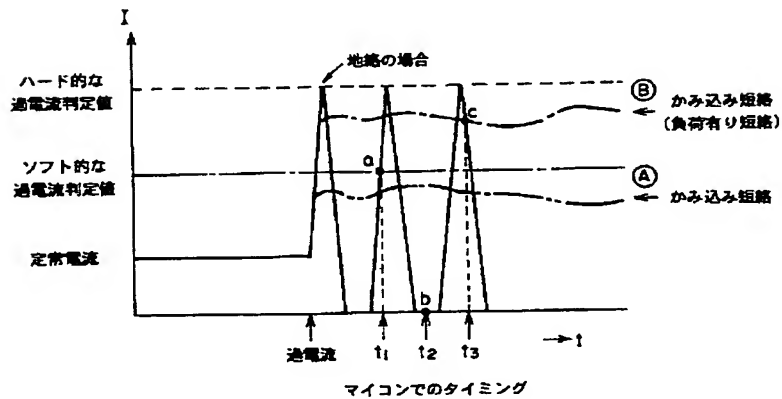
【図4】



【図5】



【図7】



フロントページの続き

(72)発明者 杉山 和人
静岡県湖西市鷺津2464-48 矢崎部品株式
会社内
(72)発明者 峰 義彦
愛知県豊田市トヨタ町1番地 トヨタ自動
車株式会社内

Fターム(参考) 5G004 AA04 AB02 BA01 BA03 DA02
DC04 DC14 EA01
5G053 AA01 AA02 AA06 BA01 CA01
DA01 EA01 EC03 FA05
5H410 CC02 DD02 EA11 EB01 EB25
EB37 FF05 FF24 LL06 LL09
LL13 LL20